

國立臺灣大學電機資訊學院電信工程學研究所
Graduate Institute of Communication Engineering
College of Electrical Engineering and Computer Science
National Taiwan University

面試準備經驗分享

魏維毅

Wei-Yi Wei

指導教授：丁建均 博士

Advisor: Jian-Jiun Ding, Ph.D.

中華民國九十九年六月

June, 2010

Contents

Chapter 1 應徵的管道	4
1.1 104 人力銀行網站	4
1.2 各大企業的网站	4
1.3 找在業界工作的人投履歷	5
1.4 就業博覽會	5
Chapter 2 履歷的撰寫	6
2.1 個人基本資料	6
2.2 學經歷、技能專長、語言能力	6
2.2.1 學經歷	6
2.2.2 技能專長	6
2.2.3 語言能力	7
2.3 重大貢獻、事蹟或專利	7
2.3.1 大學和碩士班排名	7
2.3.2 投稿過的論文／參與過的計畫	7
2.3.3 參與過的競賽	7
2.4 自傳	7
2.5 社團經歷	8
2.6 碩士論文摘要	8
2.7 已修畢之相關課程	8
2.8 作品清單	9
Chapter 3 面試的準備	10
3.1 面試時供面試官翻閱之相關文件	10
3.1.1 獲獎證明	10
3.1.2 成績單和語言能力證明	11
3.1.3 作品清單和作品書面資料	11

3.2	複習應徵職缺可能會用到，且大學和碩班時期已經修過的重要專業科目	12
3.3	個人的研究與論文	13
3.4	面試官想要了解你個人特質所發出的提問	13
3.4.1	常見問題集	13
3.4.2	常見問題集參考答案	15
Chapter 4	Appendix	22
4.1	履歷表範例格式	22
4.2	履歷表填寫範本	24
4.3	作品清單範本	28

Chapter 1 應徵的管道

在講解如何撰寫履歷之前，在此先介紹幾個求職的管道

1.1 104 人力銀行網站

<http://www.104.com.tw/>

104 人力銀行是最常使用的求職管道之一，很多知名企業如聯發科、台積電、宏達電...等都會在上面刊登求職資訊，求職者可以在上面搜尋有興趣的企業和其開放的相關職缺。

大家如果想要用 104 的網站來應徵職缺，要記得先申請一個帳號，申請完帳號填寫過自己的相關資料，如自傳、專長、學歷...等等，就可以開始把自己的履歷投給想要應徵的企業了。至於詳細的使用方法，大家就自己上去摸索一下吧。並不會很困難，相信很快就能上手了。

1.2 各大企業的网站

除了 104 之外，大部份的企業都會在自己的網站架設求職專區，求職者可以運用求職專區提供的履歷系統填寫並上傳履歷。雖然這個應徵管道相較於 104 來說較為麻煩，因為每應徵一個職缺就要多填寫一大堆的個人資料，不像 104 只要填寫一份履歷就可以一稿多投了。

但是相對於 104，這種應徵的管道接到面談通知的機會也會大得多。道理很簡單，因為相對於 104 而言很多人會覺得這種應徵方式很麻煩，不像在 104 上面只要找到有興趣的職缺馬上按送出就好了。這也就造成 104 上面的熱門職缺很容易讓你的履歷淹沒的情況，當應徵的人數大於一定數目，人資就不太容易花很多時間看你的履歷。所以用企業網站應徵的人競爭者數會降低一些，獲得面談通知的機會也就可以增加了。

另一方面，一般如果接到面談通知，通知你面談的公司大部分都會寄一份他們公司自製的履歷表給你，要求你在面談前把履歷表填寫完並在面談當天帶去。這種履歷表是方便企業建立與求職者相關之個人資訊用的，就算求職者在該次的面談當中沒有錄取，將來該求職者還是有機會來公司應徵。另一方面，這種履歷是方便面試官可以很快找出他們想看的部分，且面試官可能會在該你得這份履歷上記錄一些有關你的相關資訊，比如說在面談過程中你的談吐、專業程度、個人特質...等等。

回過頭來，如果你在應徵的企業填寫完個人履歷和相關資訊之後，就有一定的機會就不用再填寫一次這種個人履歷了。所以算是一舉多得，不但增加面談的機會也可能免掉一些填寫履歷的麻煩

總而言之，如果你真的對某個企業的職缺很有興趣，強烈建議使用這種求職管道。

1.3 找在業界工作的人投履歷

如果有認識的人在你想應徵的企業工作，可以請他們幫轉交履歷。相較於管道 1.1 和管道 1.2，用這種方式可以接到面談通知的機會更高，因為前面提到的兩種管道都必須要經過人資篩選這一關，所以是否會接到面談通知，和你的履歷是否被看到並獲得青睞關係很大。但是如果請認識的人幫忙轉交，你的履歷被主管看到的機會就大得多了，另一方面，因為少掉人資挑選履歷這一個關卡，接到面談通知的速度也就快上許多。

所以如果有認識的人在你想應徵的企業工作，就多請他們幫忙吧！

1.4 就業博覽會

嚴格上這並不算是一種求職管道，但同樣可以提高獲得面談的機會，目前許多大專院校每年都會在學校舉辦大型就業博覽會和研發替代役說明會。一般而言如果你去某某企業就業博覽會的攤位參觀，大多數他們都會請參觀者填寫簡單的個人履歷，在事後工作人員會把這些就業博覽會收集到的履歷在公司的電腦中建檔，往後如果要找求職者他們也比較可能會從這些履歷當中去找尋。

這邊做點經驗分享，我曾經到瑞昱的攤位填寫個人資料，後來瑞昱在第一次就通知我去面談就是從就業博覽會時填寫的資料挑出來的呢。

如果有你有興趣的企業，不妨多去填寫履歷留下個人資料吧！

Chapter 2 履歷的撰寫

應徵求職的名額有限但是競爭者眾，要想獲得錄取實力固然重要，但是如何讓你的履歷在茫茫履歷海當中雀屏中選，你的履歷是否夠吸引人並且能夠讓人很快抓到重點是非常重要的。

以下介紹幾個要點。

一般而言，如果是應徵研發工程師的職缺，自製的履歷並不需要太過花俏。相對的，履歷的製作要以簡單、清晰為要點，可以讓人很快就看出重點在哪，最好是能夠以條列式列出。如果有特別想讓人看到的部分，則可以加個**粗體**、*斜體*、斜線讓人可以很快就注意到。

而個人自製的履歷通常包含以下幾項

2.1 個人基本資料

自製履歷的個人基本資料通常會包含姓名、聯絡方式..等等，這部分可以參考 104 上面的欄位填寫，或參考在本文中「Chapter 4 履歷表範本」。

2.2 學經歷、技能專長、語言能力

2.2.1 學經歷

很多企業在挑選求職者時，學經歷是一個非常重要的考量，所以個人自製的履歷當中當然要包含學經歷，建議可以從高中就讀的學校開始寫起。

2.2.2 技能專長

另外，你有什麼技能和專長，也要寫在你的個人履歷當中，把你所有想的到自己學過的東西都寫進去，比如說你可以寫：

C/C++、Verilog、MATLAB、C#、Java、MFC、DirectShow、DirectX、HSPICE、Synopsys Design Compiler、SOC Encounter、Verilog-XL、Debussy、Cadence Virtuoso、PrimeTime、PrimePower、TetraMax、FPGA...

因為通常這種個人自製的履歷可以一稿多用，所以不必太在意你是應徵什麼職缺去填寫技能，把你會的技能都列上去便是！

2.2.3 語言能力

再來，如果你有考過相關的語言檢定，像是全名英檢、多益/TOEIC、托福/TOEFL、日文檢定...等等。如果有獲得證書或者有成績單，都可以把結果附上去。如果你的語言檢定成績是不錯的，多少會有點加分效果，另外很多企業都會要求求職者在面談前來一個英文的測驗，如果你有一些英文檢定的證書或成績單，通常就可以免掉這一關。

2.3 重大貢獻、事蹟或專利

這個欄位的填寫也非常重要，記得同樣要以條列式寫出來，讓人資和主管可以很快看出你是否有什麼過人之處。至於可以寫的東西，當然要看個人而定，不過對於應徵的新人而言，大致上可以分成以下幾項：

2.3.1 大學和碩士班排名

如果你的大學成績不錯，那可以把你的畢業排名寫上去，很多企業在面試新人時都會拿在學成績當作依據，所以這有相當程度的加分效果。碩士班亦同。

2.3.2 投稿過的論文／參與過的計畫

如果大學和碩士班有投稿過論文，或參與過什麼計畫，這些也都可以寫上去，代表你在自己的研究領域有相當的成果。

2.3.3 參與過的競賽

大學和碩士班如果有參與過什麼特殊的競賽，都可以寫上去。比如說 IC 設計競賽、嵌入式系統設計競賽、程式設計競賽...等等。有獲獎當然最好，沒有獲獎也要記得寫上去，畢竟不是每個人當有參加競賽的經驗，所以當然是多多益善以顯示出你和其他人不一樣的地方。

2.4 自傳

自傳這部分有很大的自由度，且大家的寫作風格都不同，所以這方面能給的建議較少，不過仍要把握以下原則。

關於家庭方面，簡單帶過就好，不要著墨太多。畢竟大部分面試官對於你的身家背景並沒有很大的興趣，他們找你來面試是要看你是不是有他們需要專長的人。

求學經歷的部分，這邊就可以多加著墨，可以從高中開始寫起，不過高中的部分快速帶過就好。把重點放在大學和研究所的部分，在撰寫的時候最好能和你應徵

的職缺相結合。比如說如果應徵 IC 設計工程師，大學當然最好要有修過邏輯設計、電子學、VLSI 等相關課程。你可以寫因為修過哪些課啟發你對於該領域的興趣，且面試官看過你的履歷與修課後，也可以從你的修課當中得知你是否具備該職缺所需要的相關背景知識。當然如果沒有相關的也沒有關係，你可以著墨在個人的經歷上面。

再來大學和研究所有過什麼特殊事蹟，可以依序結合到你的自傳當中，像前面提到的，大學成績是以前幾名畢業、大學／碩士投稿過什麼論文被接受、接過什麼計畫、參與過什麼競賽等等，通通都可以結合進去。依據我的觀察，在面試過程中面試官都會特別喜歡從這裡面去提問，因為這些經歷很可能是大部分求職者所沒有的，所以可以相當程度反應你和其他求職者的不同之處。

如果真的裡面有特別想讓面試官看到的地方，你也可以同樣用粗體或斜體強調讓面試官很快注意到。

最後，如果你平常有什麼休閒娛樂也可以寫上去，比如說閱讀、運動、聽音樂... 等等，因為很多面試官在和你面談的時候這是一個閒聊的話題。

2.1 到 2.4 提到的四個部分是最為重要的地方，記得要撰寫履歷時一定要特別注意。

2.5 社團經歷

這部分是我比較缺乏的，我大學並沒有參加社團，真的硬要說大概只有在大四時擔任班上的畢業生代表，但這其實也不太像是在參加社團，所以這方面不太能夠給什麼特別的建議。不過如果你有什麼社團經歷，也可以寫上去，在面試的時候也許有機會被問到。（我去聯發科面談就被問到有沒有參加社團）

2.6 碩士論文摘要

一般而言，這部分未必是需要的，因為研究所碩士班的研究題材五花八門，面試官不一定都有該研究基礎能很快在簡短摘要中就讀懂你的研究。不過如果應徵的企業有要求，還是要記得認真填寫這部分，因為如果你的研究和他們需要專長的人相關，那就頗有加分的功效。

2.7 已修畢之相關課程

這部分同樣要以條列式分門別類填寫，讓面試官可以很快了解你修過哪些課，大

致了解你有哪方面的專長。

我自己大概分成以下幾類，我列出來供大家參考

- 1) 電子電路設計：電子學、交換電路與邏輯設計、電路學、VLSI...etc.
- 2) 數位訊號與影像處理：數位訊號處理、數位影像處理、視訊壓縮、數位語音處理概論...etc.
- 3) 通訊原理：通訊系統、無線通訊...etc.

2.8 作品清單

這邊可以和重大貢獻、事蹟或專利相結合，不過就不是只侷限在投過的論文或競賽成品。大部分碩士班的課程都會有期末專題，你也可以把自己做過的期末專題寫上去，或者你覺得不錯的修課作業，也可以寫上去。

我自己大概列了以下幾項，同樣列出來供大家參考

- 1) 大學專題報告
- 2) 大學參與國科會計畫／國際研討會論文
- 3) 95 學年大學院校矽智產設計競賽報告
- 4) 積體電路相關國際研討會論文: VLSI-DAT 2009
- 5) 影像處理相關國內研討會論文: CVGIP 2009
- 6) 通訊數位積體電路設計期末專題報告
- 7) 視訊壓縮技術、標準與實務期末專題
- 8) 數位彩色影像處理期末專題報告
- 9) 超大型積體電路設計導論期末專題
- 10) 多媒體資訊系統作業 1~3

這些列出來的項目，同樣都可以多出一個欄位作簡單介紹，讓面試官可以從他有興趣的項目去找尋他有興趣的部分，並且可以很快了解你列出的項目到底在做些什麼、有什麼成果等等。當然，這些條列出來東西面試的時後記得一定要帶著，供面試官挑選它們有興趣的部分去翻閱。

Chapter 3 面試的準備

在接獲面試通知之後，接下來就要儘快著手面試的準備。不過實際上接獲面試通知到真正面試的時間大部分都很短，正常情況下不太可能在這麼短的時間裡面就完成所有面試所須的準備，所以建議在投遞履歷後甚至在此之前就要趕快著手準備面試了。

那麼面試大概需要做哪些準備呢？在此我把準備的內容分成四項

- (1) 面試時供面試官翻閱之相關文件
- (2) 複習應徵職缺可能會用到，且大學和碩班時期已經修過的重要專業科目
- (3) 個人的研究與論文
- (4) 面試官想要了解你個人特質所發出的提問

以下就詳細針對這四項要點做討論

3.1 面試時供面試官翻閱之相關文件

面試的時候，建議準備與攜帶一些可以供面試官們翻閱的資料，如此不但可以讓面試官更加了解你的能力和專長，有充分準備的資料和文件，也能夠讓面試官了解到你是一個重視這場面試的人，確實有備而來並為此下了很多工夫。

那麼，實際上我們會需要準備哪些東西呢？在此一樣列出我自己準備的資料供大家參考

3.1.1 獲獎證明

- 1) 大學八學期的書卷獎獎狀（第八學期為名次證明）
- 2) 95 年數位矽智產設計競賽入圍獎狀
- 3) 第二十二屆電腦視覺、圖學暨影像處理研討會「學會優良論文獎」
- 4) 其他獲獎證明

這個當然就是用來證明你大學或碩班時努力的成果，所以只要有任何可以拿出來的獲獎資料和證明就儘可能附上去。當然就我的觀察大部分的面試官都不太會去翻閱這些資料，但是還是難保面試官會想要知道你在履歷上所列資料的正確性，這時候攜帶這些獲獎證明就很有用了。另外一方面，有獲獎證明也較容易顯示出你和其他面試者的不同之處，而獲獎證明多更是容易讓面試官眼睛一亮。

3.1.2 成績單和語言能力證明

- 1) 大學成績單
- 2) 碩班成績單
- 3) TOEIC 成績單

成績單是最為重要且面試官最有可能想要特別挑出來看的部分(至少對科技業的面試而言)。一般科技業的面試，面試官會想要藉由你的大學成績單來確認兩件事：(1)大學時學習的態度和成效。(2)修過的專業科目是否符合該職缺的基本要求。特別是第二點，很多面試官會特別針對你大學成績單上修過且面試官有興趣的科目提問，藉此測驗你對該科目熟悉程度。所以建議在面試之前要特別針對大學修過且重要的科目作重點式複習，這個在後面 3.2 小節會再討論。

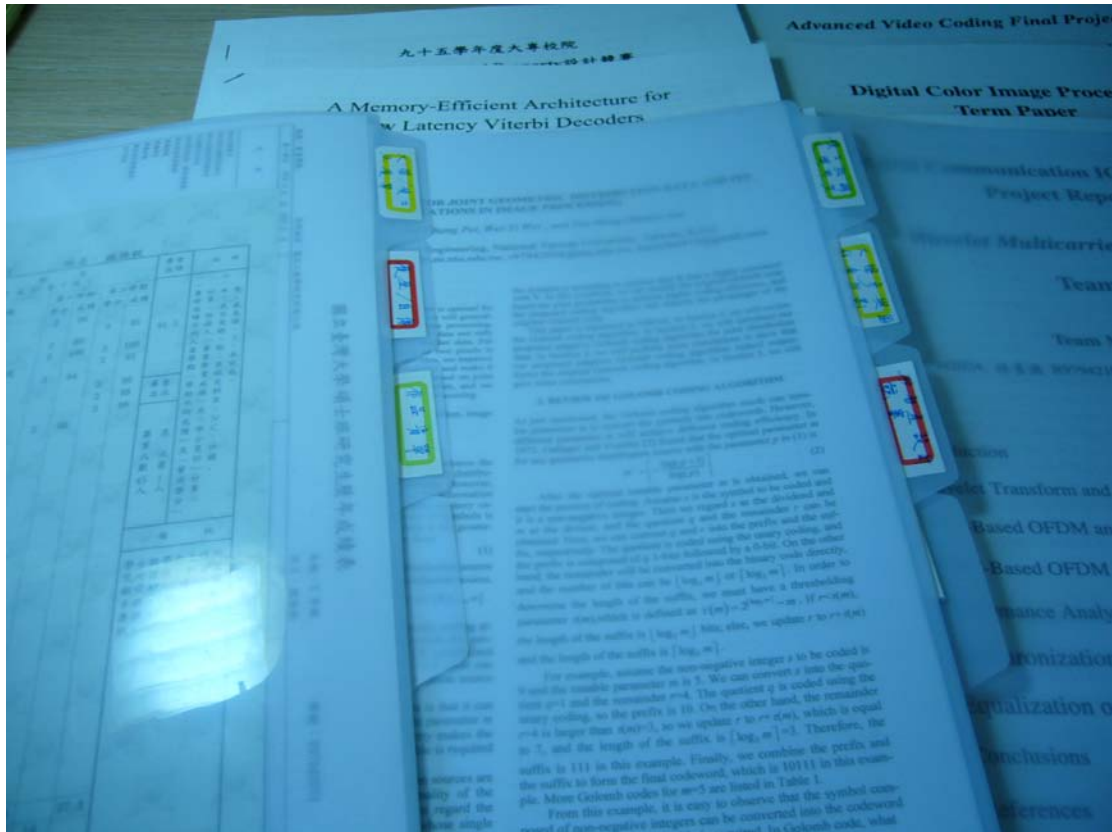
語言證明的話，如果大學或碩班時有去考托福/TOEFL、多益/TOEIC、全民英檢/GEPT、日檢/JLPT...等等之語言檢定都可以附上去。(如果都沒有的話建議可以去考一下多益，因為一般科技業面試會特別喜歡看多益的成績單，而且這張成績單通常可以讓你免掉很多應徵公司內部的英文測驗。)

3.1.3 作品清單和作品書面資料

- 1) 大學專題報告
- 2) 大學參與國科會計畫／國際研討會論文
- 3) 95 學年大學院校矽智產設計競賽報告
- 4) 積體電路相關國際研討會論文: VLSI-DAT 2009
- 5) 影像處理相關國內研討會論文: CVGIP 2009
- 6) 通訊數位積體電路設計期末專題報告
- 7) 視訊壓縮技術、標準與實務期末專題
- 8) 數位彩色影像處理期末專題報告
- 9) 超大型積體電路設計導論期末專題
- 10) 多媒體資訊系統作業

在「Chapter 2 履歷的撰寫」中曾經提過，建議可以把大學和碩班時期參與過的專案和研究、投稿過的論文、成果不錯的修課作業和期末專題等等，全部分門別類整理成一張「作品清單」，在每一個項目的旁邊可以加一些文字敘述該作品到底是在做什麼、有什麼樣的成果等等。這張表單在面試的時候要記得攜帶，並給面試官每一個人一份，方便他們很快能從中找出他們有興趣的項目。如果還是對於這種表單如何寫沒概念的話，可以參考 4.3 小節「作品清單範本」。

接著作品的書面資料要記得攜帶。建議攜帶的書面資料，可以用文件夾分門別類整理起來，並在每份文件放置的位置標記一下該份文件的「作品名稱」，如此一來面試官在作品清單找到他想看的文件名後，可以很快由你的文件夾翻出他想看的那一份文件。如果不喜歡用資料夾的方式，也可以把所有的文件全部裝訂成一本，並在上面加一些書籤或目錄方便面試官查詢和翻閱。我的作法可以參考以下圖例。



最後，強烈建議如果你的作品當中，如果有實際的成品可以做現場 demo 的話，要記得自己帶筆電去實際展式給面試官看。此舉不但可以讓面試官更快從展示過程中了解你的作品和能力外，也更容易讓面試官對你留下印象！

3.2 複習應徵職缺可能會用到，且大學和碩班時期已經修過的重要專業科目

一般科技業的面試大部分都會在面試過程中出一些專業問題來測驗面試者，這些專業問題涵括的層面非常廣泛，準備起來實在非常累人。儘管如此，建議在面試之前還是要針對應徵職缺所可能用到的相關專業科目做重點式複習。至於哪些是應徵職缺可能用到的重點科目呢？一般在求職的網站上面，很多會列出希望求職者具備的條件，由這些就可以推測出一個大概。比如說，應徵數位 IC 設計工程

師，大部分會要求需要會邏輯設計、HDL、VLSI、計算機結構、數位訊號處理、程式設計（C/C++、MATLAB、JAVA 等）、甚至是通訊理論、數位影像處理、數位訊號處理架構設計，那麼在面試之前就要特別針對這些科目去做複習。

如果你真的還是不知道到底哪些是面試時一定會問到的重要科目，那麼 PTT 的 Tech_Job 板精華區裡面有整理很多前人的到各公司各職位面試經驗分享，從這些經驗分享當中你也可以看出你想要應徵的職缺大概都會問哪方面的問題，便可從這些重要科目去做加強。

當然準備的時間是很有限的，所以絕對不是和以前修這些科目的時候一樣全部仔仔細細的從頭念到尾，而是要先評估剩下來能夠準備的時間，再去對每個科目做最有效率的分配。比如說我要應徵數位 IC 設計工程師，那麼邏輯設計和 HDL（Verilog、VHDL）當然就是面試時的必考題，所以要準備的話當然也是從這兩科開始準備起。至於其他的科目，一樣依重要性做過排列，時間就依照重要性去做分配。

在準備過程中，如果有些東西真的年代太久遠或者東西太困難無法在短時間內就吸收完，除非你經過評估確定真的非常重要，否則這些內容就可以快速跳過，重點式加強你有辦法在較短時間回憶起來而且要較為重要的部分。至於那些排序過後 priority 較低的科目，真的來不及複習的話，至少要能夠講得出該科目大概在學些什麼樣的東西，因為有時候面試官不一定會針對每一個科目都提問題考你，他可能只是希望你能夠跟他說明一下在這個科目你學會了哪些知識，藉此評估你對這個科目的基本了解或該科目教了哪些重要的知識。

3.3 個人的研究與論文

個人的研究論文在面試時是不可或缺的，所以一定要用心去準備。不過這個部分相信大家學校和老師報告時就已經準備很充分也很有經驗了，所以在此就不多說了。把握幾個重點原則，要記得攜帶筆電和論文的投影片，如果可能的話投影片多放一些圖片，文字的量適中不要過多，講解論文投影片的時間不要太長（儘可能壓在 20 分鐘以內），要特別強調你研究成果的重點和特色等等。如果你的研究成果可以做現場展示，和前面提到的一樣建議要展示給面試官們看。

3.4 面試官想要了解你個人特質所發出的提問

3.4.1 常見問題集

面試時，你的專業能力固然是一個很重要的依據，但在面試過程中，有些時候不

會全程都在問專業知識。面試官多半都會和你聊一些比較輕鬆或者比較私人的話題，藉此來了解你是一個怎麼樣的人。畢竟在產業界工作，是要和別人一起 team work，就算有足夠的專業技能，如果不能和其他同事或團隊有良好的溝通，還是會影響到專案的進行。

一般而言，常會問到的問題有以下幾項

- (1) 可否請你自我介紹一下 ※必考題
- (2) 你認為自己有哪些優缺點？
- (3) 在你過去的工作經驗或求學過程中，您感到最滿意以及最不滿意的地方是什麼？為什麼？
- (4) 在你過去的工作經驗或求學過程中，你覺得自己最不能勝任的是哪一部份？為什麼？
- (5) 到目前為止，你曾經得到最好的獎勵或成就是什麼，為什麼您覺得它是最好的？
- (6) 你對這個職務有什麼期望與計劃？
- (7) 你遇到困難會怎麼解決？
- (8) 你覺得自己在哪方面能勝任此工作、或者比其他人更適合？
- (9) 你對本公司或者本職缺有什麼樣的了解？
- (10) 你有沒有什麼問題？ ※必考題

如果你和我一樣，比較不擅長當場在短時間就反應這一類的提問，建議可以在面試前自己針對這些問題想好回答的內容，並把你想到的回答寫在筆記本上面反覆背誦和記憶，面試的時候就比較不會因為慌張腦筋一片空白而不知道要如何回答。

關於(1)的部分，這個大概會和你寫的自傳有極大的重疊。但還是記得把握幾個要點(A)關於個人的出生地、家庭狀況等流水帳簡要且快速帶過，不要在這邊著墨太多。(B)自己學經歷部分可以開始多著墨。(C)關於自己的個人事蹟，如大學成績和排名、參與過什麼競賽、參與過哪些重要的研究與專案、發表過哪些重要的專利...等等，要特別強調，因為這邊是所有自我介紹中最為重要且面試官最想聽的部分，從中他可以了解你是否過人之處，並推敲你大概有哪方面的專長。

關於(2)到(5)的部分，每個人的答案都不一樣，不過記得多強調自己的優點。缺點的話當然要記得提及，千萬不要都不提，畢竟沒有人是完美無缺的。面試官之所以會問這些問題，主要是想了解你是否夠認識你自己，並且有勇於接受自己的缺點，以及是否你曾經嘗試去改善自己的缺點。當然這邊要提醒大家切忌回答嚴重影響面試官對你印象的缺點，儘可能找一些較不是那麼明顯也不是那麼強烈的缺點，這個缺點是可以改進並且你自己確實有想辦法去改善的最好。比如說你覺

得自己缺乏信心，這就可以是一個缺點，但它看起來似乎不是那麼嚴重，且它是藉由自我努力和實現去加以改善的，而你也確實嘗試去改善，就是一個不錯的回答。另外個人經歷的部分，可以和自我介紹的部分互相交錯，就多花點心思想想吧！

關於(6)到(8)的部分，主要是希望藉由這些提問來了解你是不是是一個有計畫的人，遇到問題是否會自己嘗試去解決，會用怎麼樣的方法去解決。出去工作很難說都不會遇到問題和困難，也許有時候這些問題和困難超過我們能力所及，但是能夠擬定一套好的解決方案，有效率而且有計畫去面對問題，大部分的問題還是可以迎刃而解的。所以這些問題就是在問面試者是否具備有一套良好的問題解決方針和措施，在面對問題時能快速解決掉。另外，這些問題大致上也是在考你對自己的了解程度，除了讓面試者自我檢視一番之外，也讓面試官了解你是怎麼樣的一個人。

關於(9)，這就是在面試前需要做功課的部分了。這部分可以到應徵企業的專屬網站去找尋資料，就不多說了。(記得起碼要了解該企業到底有在做什麼樣的產品。)

關於(10)，這個題目和自我介紹同樣是面試的必考題，面試官可以從你的提問當中了解你對這個職缺的意願強烈程度。所以記得在面試之前多針對這個部分多想一些問題，以免在面試最後問不出問題而造成尷尬。

最後在這邊提醒大家，這邊所列出的問題當然不一定全部都出現在面試中，或者可能會有些意外的問題出現。不過，我認為如果有針對這些問題事先做過準備，還是可以回答大部分的問題，因為當你能夠回答這些問題時，你對自己的優缺點已經有一定程度的了解了。在面談過程中，就算出現沒看過的問題，你還是能從這十題的答案去適當取材。

3.4.2 常見問題集參考答案

本小節是我自己在準備面試期間的參考答案，在此整理出來供大家參考。我的答案未必就是最好的，每一題的回答是否足夠當成範本可能就由大家來自行判斷囉。

(1) 可否請你自我介紹一下 ※必考題

我的名字叫魏維毅，出生於台南縣新營市。國中時就讀於居家附近的興國高中，畢業後因學業總成績優良順利直升進入本校高中部就讀，三年後於敝校以「議長獎」畢業，並順利進入「中興大學電機系」。

進入電機系後，努力主修系上各種必修課程培養基礎。大二結束後修習完電子學(一)、(二)課程，對於數位與類比電路設計已有基本概念，於修課過程中逐漸培養出興趣。在大三時修習「超大型積體電路設計導論」、「超大型積體電路設計實驗」、「數位系統之快速雛型製作」、「類比電路設計」等課程，學習與見識到各種 EDA Tool，並了解數位與類比電路的基本設計概念與流程，更加深了我對於電路設計的喜好。而同樣在大三時修習之「計算機結構」課程中，對經典的 MIPS CPU 其運作原理和架構設計有了概念後，大致已確定自己對於數位電路與系統設計之興趣。

大三寒假期間進入實驗室，開始進行專題製作與研究。因數位電路設計流程需要相當的程式設計與 EDA 軟體操作基礎，寒暑假期間積極參加國家晶片系統設計中心開設之訓練課程，如「Logic Synthesis with Design Compiler」、「SOC Encounter」，學習如何適當運用 EDA 軟體合成出邏輯電路，並且將合成出的電路實作成晶片。大學專題部分因有不錯的成果，已在國際研討會 VLSI-DAT 2009 被接受。大三下學期，我和同學及實驗室學長組隊參加 CIC 舉辦之「95 學年大學院校矽智產競賽」，並順利由參賽隊伍中脫穎而出獲得入圍。大學四年因學業成績表現優異，每學期皆獲得績優生獎勵和獎學金，最後以全系排名第一名成績畢業。

之後，進入台灣大學電信所，主要研究方向為視訊與影像壓縮。碩一升碩二的暑假，研文成果投稿國內著名影像處理研討會 CVGIP 2009，並榮幸獲得優良論文獎。此外，碩一全學年成績達到該系所前十名，並以此申請到台大電機資訊學院 A 類獎助學金(約該系所組前 10% 才可拿到此獎助學金)。在碩班期間除論文研究外，也積極修習相關課程，畢業後若有機會進入貴公司服務，希望能夠發揮興趣及自身所長有所貢獻。

(2) 你認為自己有哪些優缺點？

- A. 優點：我認為自己處理事情的態度積極、有計畫而且有效率。在處理事情時，我會先將要處理的事情先記錄下來，依照事情的緊急性和重要性做排列，接著對每一件事情都做好分配與規畫，並且一一個別擊破。除此之外，我認為自己在學習上是個積極進取的人，對於需要的知識和技能，我會自己找尋很多相關的書籍和文件做自我學習和提升，在學期間學校如果有開相關的課程，我也會很積極去修課或旁聽。最後，我不是一個過度自信和自滿的人。
- B. 缺點：我認為自己常常會感到缺乏自信心，但我後來發現自己對某些事情嘗試著去努力，或多或少都會有成果出來(在這邊我通常會舉問題(6)的經歷當做例子)，也因此缺乏自信心的缺點同樣也改善很多。同樣的，我說過自己不是一個過度自信和自滿的人，所以儘管自信心提升了，我仍然會抱持著虛

心自我提升。

(3) 在你過去的工作經驗或求學過程中，您感到最滿意以及最不滿意的地方是什麼？為什麼？

A. 最滿意的地方：在求學的過程中，我最滿意的地方，在於自己對於研究充滿熱忱，並且願意自己付出心力去學習和自我成長。在大學和研究所碩士班期間，我常常為了自己的興趣自己單獨去修習許多課程，而這些課程當中，常常會遇到需要用到新的程式技術或者其他領域知識的情況。儘管這些新的技能對我而言可能很陌生，老師和助教也沒有在課程上教導我們，我仍然能夠憑藉自我學習的能力去讓自己成長，並且在最後都能得到滿意的成果。

B. 最不滿意的地方：在過去求學的過程中，我最不滿意的地方，即是大學聯考沒有考到心中理想的校系。一來因為高中時期的認真程度還不夠，雖然當時會做很多讀書計畫，但常常計畫趕不上變化，讀書計畫當時並沒有很確實的完成；二來因為高中時期對於學習的技巧掌握不足，像當時習慣讀書只看參考書中的重點整理，並沒有把課本的內容完整讀過一遍，所以一些基本的思路是我認為當時自己很缺乏的，儘管校內成績還算不錯，但是這樣的讀書方式遇到大考就沒辦法反應了，這也是造成我沒辦法在大考中得到理想成績的主因之一。

(4) 在你過去的工作經驗或求學過程中，你覺得自己最不能勝任的是哪一部份？為什麼？

我認為自己在求學過程中，自己最不能勝任的地方在於領導與統御能力。在就讀大學與研究所期間，我常常擔任很多課程期末專題報告的小組長，雖然我常常會計畫性安排小組討論的時間與做好工作分配，但因為本身的個性較溫和，所以遇到需要領導團隊的情況，我常常缺乏領導者的魄力，也因此無法一下子就很順利的將大家集結起來。

(5) 到目前為止，你曾經得到最好的獎勵或成就是什麼，為什麼您覺得它最好的？

我在大學三年級的寒假期間進入實驗室開始專題研究，當時因為實驗室的學長們忙於畢業論文的研究，並沒有辦法花很多時間指導我專題程式的寫作和工作站的使用，儘管在修課上已經有初步的基礎和概念，但仍嫌不夠。於是，在寒假和大三下學期時，我努力去旁聽或修習研究所課程和研讀相關教材，熟悉工作站的使用和培養相關的程式寫作能力。在三下期間，我和實驗室學長們組隊報名參加國家晶片系統設計中心的矽智產設計競賽，當時的課業壓力繁重，但是憑著自身努力和團隊合作的精神，仍然讓我打進決賽，並親自到新竹 CIC 作現場做報告。當時的經驗不足加上提交的作品完成度還不夠，所以最後仍然只獲得入圍資格，

但是這樣難得的經驗讓我成長很多。

另外，同樣在大三下學期，我除了競賽之外，總共修了八門專業科目和一個專題，且每一門課負擔都非常重。而大三下學期，是我研究所甄試前的最後一個學期，所以要同時顧好這麼多科目的成績，還要處理每兩週一次的專題和矽智產設計競賽，實在讓我備感壓力。於是，當時我針對每一件事都做好規劃，哪些事情重要、哪些事情 deadline 在即，就趕快先去完成，然後再儘快處理其他的事務。最後，當學期我拿到的學期成績，是到當時為止最高的，而我也同時拿到選修專題的最高分和矽智產的入圍資格。

在大三要升大四的暑假，我完成了自己的專題，不但在電路架構設計上有所創新，在晶片實作上也從 Behavior Simulation 做到最後的 Layout 和 Postsim。我的專題指導老師非常滿意我的專題成果，所以儘管系上專題課程即將結束，老師還是特別詢問我是否願意參與國科會的計畫，讓我能夠繼續幫老師做研究並拿一些補助金當作生活費。在大四畢業前夕，我和實驗室的學長聯合將研究成果投稿國際研討會，並且順利獲得接受。

雖然大學時實驗室並沒有很多的人力和物力提供我學習的資源，但是我憑著自身的努力和對研究的熱忱，自己去找尋相關的資料和教材研讀，自我摸索和自我成長，最後終能有所成就。另外，在大三下是我課業最繁重的一段時光，還要進行專題研究和矽智產設計競賽，在這樣的情境下，讓我更加了解要如何對事情做規劃並且一一去完成。所以在 SIP 設計競賽的獲獎，以及國際研討會論文是我自己認為到目前為止獲得最好的獎勵和成就。

※延伸問題：從競賽中學到什麼？

A. 對 SIP 更深入了解

在參加矽智產設計競賽之前，我對於所謂的 SIP 概念還不是很清晰。因為參加了矽智產設計競賽，讓我對於 SIP 多有了許多更為深入的了解。比如說以往在設計電路時，經常只特別針對電路的效能為考量在做設計，但在設計 SIP 時，使用者的需求卻反而成了最重要的考量，除了要顧及電路的效能外，還要在電路的結構上去找尋更多的規律性，並且讓你設計的 SIP 具有許多可參數化的要件。

B. 工作站的使用和 RTL 寫作

除此之外，我學習到最多的是關於工作站的使用。因為在參加競賽的當時才剛開始深入接觸數位電路設計這塊領域，對於工作站的使用經驗上還是很不足，平常在做設計時也都只是運用 Modelsim 在個人電腦上面跑跑 Behavior Simulation。但是在競賽當中，因為比賽的要求，讓我有機會開始深入去學期如何用工作在跑

Simulation、用 Synopsys Design Compiler 設定參數去做 Logic Synthesis、用 Linter 去抓 Coding Style 的 Error、用 TetraMax 加 Scan Train。在快速雛形製作與驗證上，我也學會如何用將電路做 Logic Synthesis 後下載至 FPGA 上面，並使用 Pattern Generator 灌訊號、使用 Logic Analyzer 量測訊號並同時在 FPGA 板上利用已經寫好的電路和 Golden Pattern 做比對。此外，因為工作站的使用經驗，也讓我對於 RTL Code 的撰寫更有感覺，而不再只是用以往寫一般程式如 C/C++ 的觀念在做 programming。

C. 驗證對設計的重要性

再來，我了解到在設計 SIP 時，一套完整而且有效率的驗證流程是非常重要的。好的驗證流程和技巧可以大幅減少修改 SIP 所需的時間，也可以增進 SIP 成品的可性度以及可靠度。畢竟 SIP 設計出來是要給別人使用的，即便 IP 設計者有很良好的演算法和架構設計，缺乏可靠度的成品，反而會增使用客戶的困擾。此外，在競賽中我所學到的驗證流程和方法，在其後的專題研究中我將之大幅度運用在自己的設計上面。

D. 團隊合作的重要性

最後，SIP Contest 是屬於團隊性質的競賽，團隊是否能夠有良好的溝通非常重要。要如何做好工作分配、如何互相監督工作的進行、若有成員進度遲緩要如何協調等等，都是能否趕上競賽 deadline 的重要因素。此外，我認為這種團隊合作的經驗讓我有機會早一步體會和學習如何在業界和別人一起 team work。

(6) 你對這個職務有什麼期望、未來五年的計劃為何？

我對於數位電路與系統設計有著高度的興趣，在學期間也修習了很多相關的課程，並參與過相關的研究和競賽從中獲取了許多實務上的經驗。然而，學校的教學畢竟還是理論重於實務，所以如果有幸能夠錄取該職缺，希望能夠在實務上獲得更多相關的經驗，並結合在學校期間所學習到的知識，提升自己能力的廣度和深度，進而發展更具有競爭力的產品。

(7) 你遇到困難會怎麼解決？

遇到困難時，我會先想辦法擬定一套解決的方針，接著運用最有效率的方式去解決。例如在研究上遇到困難，我會先想辦法自己解決看看，例如去圖書館或者網路上找尋相關的書籍和資料，如果還是無法解決解決，則嘗試去詢問身邊有該方面專長的人，與其討論是否有好的解決方法。在生活上遇到困難，先想辦法冷靜下來，接著嘗試去面對它，好好構思適當的解決方針，接著好好的去把問題處理掉。

(8) 你覺得自己在哪方面能勝任此工作、或者比其他人更適合？

我認為自己具備抗壓性和克服困難的能力。三下繁重的課業和競賽壓力(搭配問題(6))，讓我有機會學習如何面對困難，有效率且有計畫去探索解決途徑，而不是就此放棄。另外，我認為自己在修課和實務上有諸多該職缺所需要的相關知識和經驗，雖然不敢說自己一定優於全部來面試的求職者，但如果有機會錄取此工作，相信我可以以我的經驗和克服困難的能力自我要求與提升，盡力做到最好。

(9) 你對本公司或者本職位有什麼樣的了解？

以下以瑞昱半導體為例

- A. 瑞昱半導體為國內頂尖的 IC 設計公司，產品性橫跨通訊網路、電腦週邊、多媒體等領域。
- B. 在通訊網路方面，瑞昱半導體所開發之乙太網路晶片在全球的市占率超過 50%，高居全球第一。
- C. 在電腦週邊和多媒體領域，瑞昱推出的 Audio Codec IC 市占率約達到 70%，同樣為全球第一。而近期瑞昱所推出的 LCD Controller IC 也獲得台北國際電腦展的「台灣最佳外銷資訊產品獎」
- D. 近期因為 802.11n 標準正式批准，瑞昱也積極在發展 802.11n 晶片，且相較於其它的競爭者，瑞昱所推出之 802.11n 方案產品線完整，目前(當時為 2009 年 10 月)瑞昱已經打入日本 Toshiba 和國內 NB 大廠如宏碁、華碩的供應鏈
- E. 瑞昱目前在國內外擁有共 600 多項的專利，並曾獲選美國雜誌評選為全球前 200 大中小企業之一，此外還有許多大大小小的獎項，顯示瑞昱半導體在產品研發上對於創新的執著和努力。

(10) 你有沒有什麼問題？ ※必考題

- A. 貴公司完整的新人教育訓練在產業界非常有名，請問主管此教育訓練的規畫大體上是如何呢？在裡面是否又可區分為理論和實作兩方面？大致上的課程內容又包含哪些呢？
- B. 如果有幸應徵到此份工作，大致上會負責多大的電路呢？
- C. 在學校時為了研究上的需要、以及為了改良既有的相關技術，常常需要閱讀很多相關的國際研討會和期刊論文。但在業界的話又是怎麼樣的情形呢？在產品的研發和創新上，大概有哪些可以嘗試和努力的方向？
- D. 由本次所應徵的職務大方向來看，是數位 IC 設計工程師職位，那麼在實際接專案時，大概會著重在哪些部份呢？我的意思是，數位 IC 設計整個流程的分工中，大概會分配到哪些部份呢？除了基本的 RTL 和 邏輯合成，是否需要一手包辦 Layout 或者驗證的部分呢？
- E. 我對於本次應徵的職位已經有基本的了解，在學校也累積了很多相關的經驗。但學界和業界畢竟還是有些差異，如果有機會錄取該職缺，除了成績單上修過的相關科目外，主管是否還有其他建議可以努力的方向呢？

- F. 貴公司的考核標準和制度大概是怎麼呢？
- G. 依照主管的經驗和看法，此份工作最大的挑戰來自於？
- H. 主管心中對於該職缺的理想人選，需要具備哪些經歷和特質？
- I. 其他的可以針對面試當時的狀況搭配上上述問題提問，事實上這樣就已經非常多問題了，因為大部分主管會針對你的提問作一定長度的發言，所以時間通常會拖很長，也不一定能讓你問完全部的問題。（不過當然問題準備越充分越好，畢竟有備無患）

Chapter 4 Appendix

4.1 履歷表範例格式

個人基本資料					
姓名					
性別					
出生日期					
聯絡電話					
行動電話					
電子郵件					
身分證字號					
聯絡地址					
學歷					
	校名	科系	入學時間	畢業時間	是否畢業
碩士					在學中
大學					畢業
高中					畢業
專長技能					
研究領域					
程式設計					
熟悉軟體/硬體					
外語能力檢定					
項目	總分	Listening	Reading		
TOEIC					
外語能力					
語言種類	聽	說	讀	寫	
1.英文					
曾受教育訓練					
項目	訓練機構	總時數	時間		
重大貢獻、事蹟或專利					

編號		項目敘述	
1			
2			
3			
4			
5			
社團經驗			
編號		項目敘述	
1			
自傳			
碩士論文			
論文題目			
論文摘要			
作品清單(面試時可攜帶)			
項目	作品名稱	作品描述	
1			
2			
3			
4			
5			
已修畢之相關課程			
項目	專業課程類別	課程列表	
1		1.	2.
		3.	4.
		5.	6.
2		1.	2.
		3.	4.
		5.	6.
3		1.	2.
		3.	4.
		5.	6.

4.2 履歷表填寫範本

個人基本資料					
姓名	魏維毅				
性別	男性				
出生日期	西元 1985 年 11 月 06 日				
聯絡電話					
行動電話					
電子郵件	r97942024@ntu.edu.tw				
身分證字號					
聯絡地址	台南縣新營市隋唐街 32 巷 32 弄 3 號				
學歷					
	校名	科系	入學時間	畢業時間	是否畢業
碩士	台灣大學	電信工程學研究所	2008 年 9 月	2010 年 6 月(預計)	在學中
大學	中興大學	電機工程學系	2004 年 9 月	2008 年 6 月	畢業
高中	興國高中		2001 年 9 月	2004 年 6 月	畢業
專長技能					
研究領域	數位影像處理/壓縮、數位訊號處理、數位系統設計				
程式設計	C/C++、Verilog、MATLAB、C#、Java、MFC、DirectShow、DirectX、HSPICE				
熟悉軟體/硬體	Synopsys Design Compiler、SOC Encounter、Verilog-XL、Debussy、Cadence Virtuoso、PrimeTime、PrimePower、TetraMax、FPGA				
外語能力檢定					
項目	總分	Listening	Reading		
TOEIC	825	420	405		
外語能力					
語言種類	聽	說	讀	寫	
1.英文	精通	中等	精通	精通	
2.日文	略懂	略懂	略懂	略懂	
曾受教育訓練					
項目	訓練機構	總時數	時間		
Logic Synthesis with Design Compiler	國家晶片系統設計中心	18 小時	2007 年 7 月		
Cell-Based IC Physical Design and Verification with SOC Encounter	國家晶片系統設計中心	18 小時	2007 年 8 月		
重大貢獻、事蹟或專利					
編號	項目敘述				

1	大學時期和同學及實驗室學長組隊參加 CIC 舉辦之「95 學年大學院校矽智產競賽」順利打進決賽，獲得入圍，題目為「Soft IP 不定題組：General purpose high speed pipelined 2n-point FFT/IFFT」
2	大學時期投稿之論文在國際研討會 VLSI-DAT 2009 被接受，題目為「A Memory-Efficient Architecture for Low Latency Viterbi Decoders」
3	大學四年以總成績第一名畢業
4	碩一時期投稿論文獲得國內著名影像處理研討會：第二十二屆電腦視覺、圖學暨影像處理研討會(CVGIP)「學會優良論文獎」，題目為「Improved Golomb Code For Joint Geometric Distribution Data And Its Applications In Image Processing」
5	研究所碩士班一年級總成績達到前 10%，並以此申請到台大電機學群 A 類助學金/課程助教資格(成績達到前 10%才可獲得此獎助學金資格)

社團經驗

編號	項目敘述
1	大學 4 年級時曾被班上同學推選為畢業生代表，職務為幫同學處理畢業生的相關事宜、跟同學們宣傳登記參加畢聯會活動、幫忙處理訂購畢業紀念冊、聯絡廠商租借學士服...等

自傳

我的名字叫魏維毅，出生於台南縣新營市。國中時就讀於居家附近的興國高中，畢業後因學業總成績優良順利直升進入本校高中部就讀，三年後於敝校以「議長獎」畢業，並順利經由指定科目考試入學分發進入「中興大學機械系」。大一時期專注於課業，於大一下參加校內舉辦之轉系考試，順利經錄取轉入「中興大學電機系」。

大二進入電機系後，努力主修系上各種必修課程培養基礎。大二結束後修習完電子學(一)、(二)課程，對於數位與類比電路設計已有基本概念，於修課過程中逐漸培養出興趣。在大三時修習「超大型積體電路設計導論」、「超大型積體電路設計實驗」、「數位系統之快速離型製作」、「類比電路設計」，學習與見識到各種 EDA Tool，並了解數位與類比電路的基本設計概念與流程，更加深了我對於電路設計的喜好。而同樣在大三時修習之「計算機結構」課程中，對經典的 MIPS CPU 其運作原理和架構設計有了概念後，大致已確定自己對於數位電路與系統設計之興趣。

大三寒假期間進入實驗室，開始進行專題製作與研究。因數位電路設計流程需要相當的程式設計與 EDA 軟體操作基礎，寒暑假期間積極參加國家晶片系統設計中心開設之訓練課程，如「Logic Synthesis with Design Compiler」、「SOC Encounter」，學習如何適當運用 EDA 軟體合成出邏輯電路，並且將合成出的電路實作成晶片。大學專題部分因有不錯的成果，已在國際研討會 VLSI-DAT 2009 被接受。大三下學期，我和同學及實驗室學長組隊參加 CIC 舉辦之「95 學年大學院校矽智產競賽」，並順利由參賽隊伍中脫穎而出獲得入圍。因為這樣經驗，使我了解到對於從事科學研究的工作者，耐心和不斷創新是研究發展進步的不二法門，而團隊的精神更是不可或缺的動力。大學四年因學業成績表現優異，每學期皆獲得績優生獎勵和獎學金，最後以全系排名第一名成績畢業。

之後進入台灣大學電信所，目前主要研究方向為視訊與影像壓縮。碩一升碩二的暑假，論文研文投稿國內著名影像處理研討會 CVGIP 2009，並榮幸獲得優良論文獎。此外，碩一全學年成績達到該系所前十名，並以此申請到台大電機資訊學院 A 類獎助學金(約該系所組前 10%才可拿到此獎助學金)。在碩班期間除論文研究外，也積極修習相關課程如「數位訊號處理架構設計」、「數位視訊技術、標準與實務」、「多媒體資訊系統」、「數位語音處理」、「通訊數位積體電路設計」等。畢業後若有機會進入貴公司服務，希望能夠發揮興趣及自身所長有所貢獻。

碩士論文

論文題目	Adaptive Golomb Code For Joint Geometric Distribution Data And Its Applications To Image Processing
論文摘要	Golomb coding 為 Huffman coding 的一種特例，其被證明當資料的機率分布呈現 geometric distribution 時，可以達到近乎最佳的編碼效果。傳統 Huffman coding 雖然可以達到高壓縮效果，但是我們仍必須在位元串流中記錄 codeword table 當作 side information 以供解碼端解碼使用，也因此資料量會大幅提升。Golomb coding 除了適合 Geometrically distributed data 外，其優於 Huffman coding 的地方在於 Golomb coding 不需要紀錄大量的 codeword table，其只需要記錄一可調參數即可將位元串解碼，可大幅降低資料量。然而，一般自然的影像和訊號並不會呈現很完美的 geometric distribution，其分佈有很大的機會會動態改變，也因此單一可調參數能達成的壓縮效果有限。在本論文中，我提出一可適性 Golomb coding 演算法，主要利用兩筆資料間的相關性和其機率分佈特性來動態調整可調參數以達到更高的壓縮效果，而傳統 Golomb coding 的特性在論文中所提出的演算法依然存在，我們只需要記錄極小資料量的 side information 即可。

作品清單(面試時可攜帶)

項目	作品名稱	作品描述
1	大學專題報告	大學時的研究專題，題目為「Design and Implementation of Viterbi Decoder with Three Pointer Even Trace Back Algorithm」
2	大學參與國科會計畫/國際研討會論文	大學時期參與之國科會計畫，題目為「A Memory-Efficient Architecture for Low Latency Viterbi Decoder」，該計畫研究成果已經投稿國際研討會論文「VLSI-DAT 2009」並成功獲得接受
3	95 學年大學院校矽智產設計競賽報告	大學 3 年級時組隊參加之 IC/IP 設計競賽，題目為「Soft-IP: General purpose high-speed pipelined 2^n -point FFT/IFFT」，該作品在當年度的入圍作品之一
4	國內研討會論文	碩士班暑假投稿之國內研討會論文，題目為「Improved Golomb Code for Joint Geometric Distribution Data and Its Applications in Image Processing」，該作品榮獲第 22 屆電腦視覺、圖學暨影像處理(CVGIP 2009)「學會優良論文獎」
5	國際研討會論文	碩士班暑假投稿之國際研討會論文(International Conference on Acoustics, Speech, and Signal Processing 2009)，題目為「Adaptive Golomb Code for Joint Geometric Distribution Data and Its Applications in Image Processing」，目前該作品還在審核階段

已修畢之相關課程

項目	專業課程類別	課程列表
1	電子電路設計	1. 電子學(一)(二)(三)
		2. 交換電路與邏輯設計
		3. 電路學(一)(二)
		4. 數位系統之快速離型製作
		5. 超大型積體電路設計導論
		6. 類比電路設計
		7. 超大型積體電路設計實驗
		8. 數位訊號處理架構設計
		9. 計算機結構
		10. 通信數位積體電路設計

2	數位訊號與影像處理	7. 數位訊號處理	8. 數位彩色影像處理
		9. 數位影像處理	10. 多媒體資訊系統
		11. 視訊壓縮技術、標準與實務	12. 數位語音處理概論
3	通訊原理	1. 通訊系統	2. 通訊理論
		3. 無線通訊	4. 訊號與系統

4.3 作品清單範本

大學部專題		
項目	作品名稱	作品描述
1	大學專題報告	大學時的研究專題，題目為「Design and Implementation of Viterbi Decoder with Three Pointer Even Trace Back Algorithm」
2	大學參與國科會計畫/國際研討會論文	大學時期參與之國科會計畫，題目為「A Memory-Efficient Architecture for Low Latency Viterbi Decoder」，該計畫研究成果已經投稿國際研討會論文「VLSI-DAT 2009」並成功獲得接受
IC 設計競賽		
項目	作品名稱	作品描述
1	95 學年大學院校矽智產設計競賽報告	大學3年級時組隊參加之IC/IP設計競賽，題目為「Soft-IP: General purpose high-speed pipelined 2^n -point FFT/IFFT」，該作品為當年度的入圍作品之一
研究所碩士班研究論文		
項目	作品名稱	作品描述
1	國內研討會論文	碩士班暑假投稿之國內研討會論文，題目為「Improved Golomb Code for Joint Geometric Distribution Data and Its Applications in Image Processing」，該作品榮獲第22屆電腦視覺、圖學暨影像處理(CVGIP 2009)「學會優良論文獎」
2	國際研討會論文	碩士班暑假投稿之國際研討會論文(International Conference on Acoustics, Speech, and Signal Processing 2009)，題目為「Adaptive Golomb Code for Joint Geometric Distribution Data and Its Applications in Image Processing」，目前該作品還在審核階段
修課作業與期中、期末專題作品		
項目	作品名稱	作品描述
1	通訊數位積體電路設計期末專題報告	碩士班選修之「通訊數位積體電路設計」期末專題，題目為「Wavelet Multicarrier Modulation」，主要探討以IDWT/DWT取代傳統IFFT/FFT來實現OFDM
2	視訊壓縮技術、標準與實務期末專題	碩士班選修之「視訊壓縮技術、標準與實務」期末專題，題目為「Shape-adaptive Image Compression」，主要內容為介紹與實作以影像分割與物件為基礎的影像壓縮技術
3	多媒體資訊系統作業1~3	碩士班選修之「多媒體資訊系統」課程作業，可分以下三項 A. 作業一：多媒體視訊撥放器(Video Player) B. 作業二：多媒體音訊撥放器(Audio Player) C. 作業三：使用Direct X製作3D動畫程式
4	數位彩色影像處理期末專題	碩士班選修之「數位彩色影像處理」期末專題，題目為「Deblocking Algorithms in Block-based Image and Video Coding」

5	超大型積體電路設計實驗期中專題	大學選修之「超大型積體電路設計實驗」期中專題，主要利用 HSPICE 和 Spectre 模擬規格書上的 4-bit Counter (SN74HC163)
6	超大型積體電路設計導論期末專題	大學選修之「超大型積體電路設計導論」期末專題，主要利用 HSPICE 模擬和比較 Static CMOS Logic、Transmission Gate Logic 和 Complementary Pass-transmission Logic 等不同架構的 8-bit Full Adder 效能